



**ICN2038S 编程指导**

## 概述

ICN2038S 在 ICN2038 的基础上内置两组寄存器，并支持 OE 分时显示。

ICN2038S 有两种工作模式，可以通过寄存器配置来进行选择兼容模式、高级模式。

- a) 兼容模式下，ICN2038S 和 ICN2038 显示时序完全相同。只是加入了两组配置寄存器，配置时序同样是通过 Data Latch 命令来计算。

寄存器配置时序：[指令定义与配置寄存器](#)

只需在 FPGA 控制程序中，增加两个寄存器设置的功能即可；另外 Data Latch 的时序也做了修改。

- b) 高级模式下，在兼容模式的基础上，加入支持 OE 分时显示。

OE 分时显示时序：[分时显示协议](#)

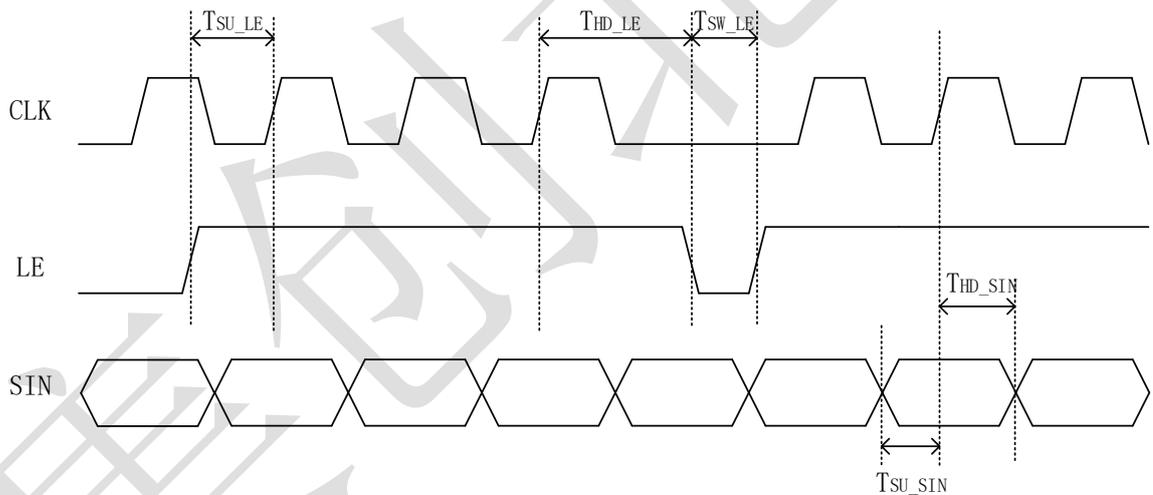
## 指令定义与配置寄存器

芯片包含一个简单的 16bit 移位寄存器，灰度值和配置值都会锁存到移位寄存器里面（先传输到芯片的数据为寄存器高位）。通过计数 LE 信号的长度来解析控制命令，不同的 LE 长度表示不同的命令。例如长度为 3 的 LE 信号表示“Data\_Latch”命令，用来控制移位寄存器锁存灰度值，将移位寄存器里的 16bit 数据送给输出通道。表 1 列出了所有命令及其释义。

### 指令定义

指令名称	LE	指令描述
RESET_OEN	1&2	分时显示功能复位信号，先来 1 个宽度的 LE，后面接 2 个宽度的 LE
DATA_LATCH	3	锁存 16bit 数据送给输出通道
--	4~10	Reserved
WR_REG1	11	写配置寄存器 1
WR_REG2	12	写配置寄存器 2

备注：LE 的长度是指当 LE 为高电平时，CLK 的上升沿个数。如下图所示，第一个 LE 信号的长度为 3，亦即该命令为“Data\_Latch”命令。



### 建立保持时间

LE 信号和 SIN 信号的建立保持时间如下表所示。

信号名称	MIN	备注
T <sub>SU_LE</sub>	7ns	
T <sub>HD_LE</sub>	7ns	
T <sub>SW_LE</sub>	10ns	
T <sub>SU_SIN</sub>	3ns	
T <sub>HD_SIN</sub>	3ns	

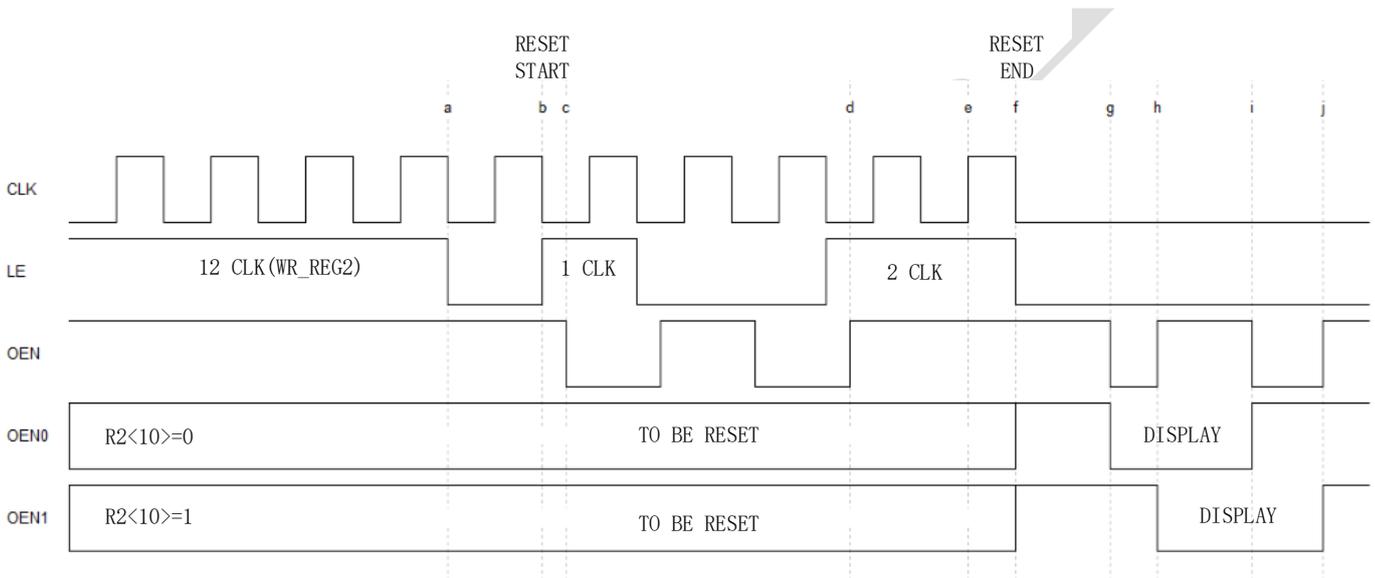
## 分时显示协议

分时显示功能可以使两颗芯片在不同的时刻开启通道、关闭通道。

通过配置寄存器 2 的 R2<9>, 可以选择是否启用分时显示功能。

当 R2<9>=0 时, 不启用分时显示功能, OEN 信号与通用恒流源使用的 OEN 信号一致。

当 R2<9>=1 时, 启用分时显示功能, OEN 信号需根据分时显示协议重新生成。如下图所示, 在 Tb~Tf 时刻进行协议复位 (在每帧寄存器 2 配置完成后复位), 在 Tg~Tj 时刻产生显示使能信号 OEN0、OEN1。



分时显示协议时间节点描述:

时间节点	描述
Ta	寄存器 2 配置完成
Tb	系统发出 RESET_OEN 指令, 开始分时显示协议的复位
Tc	OEN 两次翻转起始时刻 (Tbc 最小为 7ns)
Td	OEN 两次翻转结束时刻 (Tde 最小为 7ns)
Te	RESET_OEN 指令结束前的最后一个 CLK 上升沿
Tf	RESET_OEN 指令结束, 分时显示协议复位完成
Tg	R2<10>=0 的芯片开始显示 (Tfg 最小为 7ns)
Th	R2<10>=1 的芯片开始显示
Ti	R2<10>=0 的芯片显示结束, 显示时间长度为 Tgi
Tj	R2<10>=1 的芯片显示结束, 显示时间长度为 Thj

时序要求:

信号名称	MIN	备注
Tbc	7ns	
Tde	7ns	
Tfg	7ns	
Tgh		两种开启时刻之间的延时, Default 值为 80ns (需可配置)
Tij		两种开启时刻之间的延时, Default 值为 80ns (需可配置, 可以与 Tgh 分开配置, 当 Tgh 与 Tij 配置不同时, 可用作调节白平衡)

## 寄存器

### 寄存器 1

BIT (R1)	NAME	Default	Description
15:11	R_UP	5'h1f	白平衡修调寄存器, 上拉电位: $VR\_UP = VDD - 3.25V + \langle 15:11 \rangle * 0.0855V$
10:7	R_IGAIN	4'hf	<b>电流增益选择: 25%~100%</b> <b>0000~0110: <math>I_{OUT} = I_{OUT} * (25\% + \langle 10:7 \rangle * 3.125\%)</math></b> <b>0111~1111: <math>I_{OUT} = I_{OUT} * (50\% + (\langle 10:7 \rangle - 7) * 6.25\%)</math></b>
6:4	R_VOP3	3'h7	恒流源拐点基础电压选择: $VOP3 = 0.19V + \langle 6:4 \rangle * 0.03V$
3:0	R_V1P26	4'h0	恒流源电流微调寄存器, 为有符号数: $\langle 3 \rangle = 1: I_{OUT} = I_{OUT} * (1 + \langle 2:0 \rangle * 0.4\%)$ $\langle 3 \rangle = 0: I_{OUT} = I_{OUT} * (1 - \langle 2:0 \rangle * 0.4\%)$

### 寄存器 2

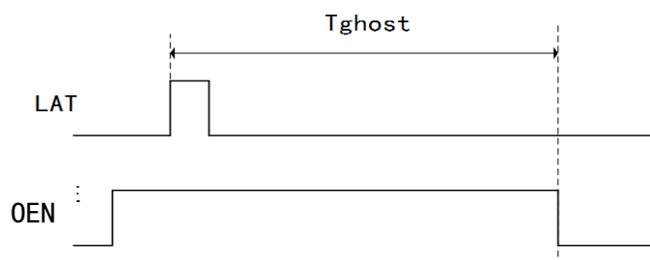
BIT (R2)	NAME	Default	Description
$\langle 15:11 \rangle$	Reserved	---	
$\langle 10 \rangle$	R_OE_CH	1'h0	分时显示方案中, 通道 OE 信号选择 0: OEN 下降沿开始打开 1: OEN 上升沿开始打开
$\langle 9 \rangle$	R_TDM	1'h0	分时显示功能使能信号 0: disable 1: enable
$\langle 8 \rangle$	R_UPCTRL	1'h0	<b>消影电路使能信号选择</b> <b>0: 程序控制消影(换行时消影)</b> <b>1: 寄存器 R_OUT2<math>\langle 3 \rangle</math>控制上拉</b>
$\langle 7 \rangle$	R_FALL_TIME	1'h0	通道输出下降沿时间选择 0: 35ns 1: 55ns
$\langle 6 \rangle$	R_LATCH	1'h0	LATCH 方式选择 0: LE 小于 3CLK 宽度时, 输出通道不锁存数据; LE 大于或等于 3CLK

			宽度时，在 LE 下降沿处锁存数据 1: LE 下降沿锁存数据
<5>	R_UPCH	1'h0	0: 消影功能的上拉、下拉同时起作用 1: 消影功能上拉、下拉独立。无数据时只上拉，无下拉通路；有数据时，上下拉同时起作用。
<4>	R_EN_AM	1'h0	内部调试使用
<3>	ROUT2<3>	1'h0	当寄存器 R_UPCTRL=1 时： 0: 关闭消影功能 1: 寄存器 R_UP 控制消影
<2>	R_CLK_SDO	1'h0	CLK 到 SDO 的延时选择 0: 20ns 1: 13ns
<1:0>	R_OE<1:0>	2'h0	OE 展宽宽度选择 00: 0ns 01: 10ns 11: 20ns

## ICN2038S 消影电路时序 (Reg2 bit[8]=0 时)

ICN2038S 消影电路与 ICN2038 一致。

芯片消影时间 ( $T_{ghost}$ ) 之定义如下图所示, 在 OE 信号为高时, 锁存信号 (LAT) 上升沿到使能信号 (OEN) 下降沿区间为消影时间。



## 消隐寄存器配置

消隐寄存器需配置的 reg2 bit[8]/bit[5]/bit[3]

普通模式对应的寄存器默认值为:

R: reg2 bit [8/5/3] = 010

G: reg2 bit [8/5/3] = 010

B: reg2 bit [8/5/3] = 010

增强模式对应的寄存器默认值为:

R: reg2 bit [8/5/3] = 111

G: reg2 bit [8/5/3] = 111

B: reg2 bit [8/5/3] = 111

## 声明:

北京集创北方科技股份有限公司保留说明书的更改权, 恕不另行通知!

⊕ 任何半导体产品在特定条件下都有一定的失效或发生故障的可能, 用户有责任在使用Chipone产品进行系统设计和整机制造时遵守安全标准并采取安全措施, 以避免潜在失败风险及可能造成人身伤害或财产损失情况的发生!

**集智创芯, 我公司将竭诚为客户提供更优秀的产品!**